



МІНІСТЕРСТВО ОСВІТИ І НАУКИ
УКРАЇНИ

Дніпропетровський національний університет
залізничного транспорту імені академіка В. Лазаряна

Ю.І.Хмарський

**АРХІТЕКТУРА КОМП'ЮТЕРІВ.
ПРОЕКТУВАННЯ ІНФОРМАЦІЙНО-
КЕРУЮЧИХ СИСТЕМ НА БАЗІ
ОДНОКРИСТАЛЬНИХ ЕОМ**

Навчальний посібник у двох частинах

ЧАСТИНА 1

Дніпропетровськ – 2015

УДК 004.272.45(075.8)
ББК 32.973.2
Х64

Рецензенти:

д-р техн. наук, проф. В.М. Корчинський (ДНУ ім О. Гончара).
д-р техн. наук, проф. В.В. Гнатушенко (ДНУ ім О. Гончара).

Х64 Хмарський Ю.І

Архітектура комп'ютерів. Проектування інформаційно-керуючих систем на базі однокристальних ЕОМ.[Текст] : навчальний посібник у 2 ч. Ч.1/ Ю.І.Хмарський; Дніпропетр. нац. ун-т залізн. трансп. ім. акад. В. Лазаряна.- Дніпропетровськ, 2015.-100 с.

Рекомендовано Міністерством освіти і науки України як навчальний посібник для студентів вищих навчальних закладів (лист №1/11-11063 від 08.07.13)

ISBN
ISBN

Навчальний посібник містить базові теоретичні відомості з основ розробки мікропроцесорних систем на початковій стадії проектування. Для студентів старших курсів спеціальності «Комп'ютерні системи та мережі» які вивчають розділ «Проектування мікропроцесорних систем» курсу «Архітектура комп'ютерів».

Іл. 40. Табл. 6. Бібліогр.: 14 назв

УДК 004.272.45(075.8)
ББК 32.973.2

ЗМІСТ

ВСТУП	4
1 СТРУКТУРА ПОЧАТКОВОГО ЗАВДАННЯ	5
2 РОЗРОБКА СТРУКТУРНОЇ СХЕМИ МІКРОПРОЦЕСОРНОЇ СИСТЕМИ	8
2.1. Умовні графічні позначення та інтерфейсні зв'язки	8
2.1.1. Центральний процесорний елемент (ЦПЕ)	8
2.1.2. Канали паралельного вводу/виводу	10
2.1.3. Канали послідовного вводу/виводу	11
2.1.4. Канали аналогового вводу та виводу	13
2.1.5. Структура підключення додаткових пристроїв	14
2.2. Вибір технічних засобів реалізації структурної схеми	16
2.3. Вибір технічних засобів реалізації ЦПЕ	17
2.3.1. Мікроконтролери сімейства MCS-51	21
2.3.2. Мікроконтролери AVR фірми Atmel	27
2.3.3. Мікроконтролери PIC фірми Microchip	33
2.3.4. Сигнальні процесори (DSP) для обробки даних у форматі з фіксованою комою фірми Texas Instrument	35
2.3.5. Сигнальні процесори (DSP) для обробки даних у форматі з плаваючою комою фірми Texas Instruments	46
2.3.6. Загальні рекомендації вибору мікроконтролера для реалізації ЦПЕ. Побудова ЦПЕ на базі MCS-51	53
2.4. Вибір технічних засобів для реалізації паралельних каналів	56
2.5. Вибір технічних засобів для реалізації послідовних каналів	60
2.6. Вибір технічних засобів для реалізації виводу аналогової інформації	64
2.7. Вибір технічних засобів для реалізації вводу аналогової інформації	69
2.6. Вибір технічних засобів для реалізації обробки зовнішніх переривань	75
3 РОЗРОБКА ЗАГАЛЬНОГО АЛГОРИТМУ МІКРОПРОЦЕСОРНОЇ СИСТЕМИ	84
Література	91
Додаток А	93
Додаток Б	95

ВСТУП

Розділ «Проектування мікропроцесорних систем» дисципліни «Архітектура комп'ютерів», яка належить до групи нормативних дисциплін, займає важливе місце в підготовці фахівців у галузі знань 0501 «Інформатика та обчислювальна техніка» (бакалаврів напряму 6.050102 «Комп'ютерна інженерія», спеціалістів та магістрів спеціальностей 7.05010201 і 8.05010201 «Комп'ютерні системи та мережі»). Знання сучасної мікропроцесорної техніки, вміння її використовувати для створення високотехнологічних керуючих мікропроцесорних систем – це необхідність нашого часу.

За рахунок швидкодії сучасних мікропроцесорів система може одночасно обробляти в реальному масштабі часу кілька не пов'язаних між собою процесів. Проектування мікропроцесорних систем з подібними реальними процесами потребує знань етапів проектування, а також умінь та навичок проектування.

Загальним завданням проектування є побудова мікропроцесорної системи керування, що сприймає інформацію від конкретного набору різноманітних зовнішніх пристроїв, переробляє її за заданим алгоритмом і видає перероблену інформацію на зовнішні пристрої. Для набуття навичок проектування мікропроцесорних систем управління на всіх етапах, у Дніпропетровському національному університеті залізничного транспорту передбачено виконання курсового проекту, у якому необхідно виконати всі головні етапи проектування мікропроцесорних систем:

- розробити структурну схему мікропроцесорної системи та виконати вибір технічних мікропроцесорних засобів реалізації структури системи;
- розробити загальний алгоритм функціонування мікропроцесорної системи
- розробити функціональну схему мікропроцесорної системи;
- розробити принципову електричну схему мікропроцесорної системи;
- розробити програмне забезпечення мікропроцесорної системи;

На жаль, у сучасній науковій та технічній літературі, навчальних посібниках не розглянуто досконально всі етапи проектування мікропроцесорних систем. Особливо це стосується двох перших етапів проектування, де закладається основа всіх головних інформаційних та керуючих зв'язків мікропроцесорної системи з об'єктом управління, відбувається осмислення головного призначення мікропроцесорної системи.

Мета навчального посібника – допомогти студентам самостійно та кваліфіковано виконувати перші, дуже непрості етапи в проектуванні мікропроцесорних систем.

1. СТРУКТУРА ПОЧАТКОВОГО ЗАВДАННЯ

Оскільки більшість мікропроцесорних систем одночасно виконують керування кількома не пов'язаними процесами, у навчальному проекті також передбачено розв'язання двох, не пов'язаних між собою завдань.

- Перше, основне, завдання полягає в отриманні 8 бітової інформації від визначених викладачем у завданні типів джерел, переробці їх за заданим алгоритмом та формуванні й виведенні результату в систему через задані канали виводу.

Зважаючи на важливість, це завдання повинне виконуватися з максимально можливою швидкістю.

- Друге завдання полягає в необхідності постійного контролю за джерелом восьми двійкових сигналів за умови, що сигнали надходять не одночасно, та видачі номеру прийнятого сигналу на пристрій індикації заданого типу. Для того щоб це завдання не займало багато часу головної програми, обробку вхідних сигналів слід проводити за перериваннями.

Крім того, для набуття навичок проектування мікропроцесорних систем з різними, існуючими в реальних системах типами каналів зв'язку мікропроцесорної системи з об'єктами управління, в завданні на проект передбачена велика кількість існуючих типів каналів.

Як приклад, наведемо завдання до курсового проекту, який виконється студентами в розділі «Проектування мікропроцесорних систем». Бланк завдання являє собою вхідні та додаткові дані й короткі пояснення на 2-х сторінках. Проект виконується згідно з таблицею завдання (таб. 1 дод. А), у якій наведено повний перелік можливих типів каналів від пристроїв вводу/виводу інформації для основного та допоміжного завдань системи, а також додаткові дані для обох завдань. Перелік типів каналів від пристроїв вводу/виводу інформації та додаткові дані з таблиці для кожного варіанта проекту задаються викладачем. Крім того, на першій сторінці завдання в загальному вигляді представлений перелік можливих розділів проекту, які повинні бути виконані, згідно з завданням.

У стовпцях 1 ÷ 13 таблиці задаються типи зовнішніх каналів від пристроїв вводу/виводу, які, у свою чергу, поділені на пристрої вводу (стовпці 1 ÷ 5), вводу/виводу (6 ÷ 8) та виводу інформації (8 ÷ 13).

Усі пристрої дискретного вводу/виводу вводять та виводять по каналах 8 - бітову інформацію. Канали пристроїв аналогового вводу та виводу вводять та виводять аналогові сигнали з максимальною амплітудою 5 вольт. Точність перетворення аналогової інформації системою – 8 двійкових розрядів.

Перелік каналів у завданні містить усі види каналів, які трапляються в інженерній практиці. Розглянемо їх загальні особливості.

За способом зв'язку процесора і зовнішнього пристрою (ЗП) (активного і пасивного) розрізняють синхронний та асинхронний обмін. При синхронному обміні часові характеристики обміну повністю визначаються мікропроцесором (МП), який не аналізує готовність ЗП до обміну і фактичний час завершення обміну. Синхронний обмін можливий тільки з пристроями, завжди готовими до нього (наприклад, двійкова індикація). При асинхронному обміні МП аналізує стан ЗП і/або момент завершення обміну. Часові характеристики обміну в цьому випадку можуть визначатися ЗП. Отже, усі типи каналів у завданні відносяться за загальним принципом організації до синхронних або асинхронних каналів. Синхронними є паралельні синхронні канали вводу/виводу та аналогові канали виводу. Усі інші канали є асинхронними та потребують двох сигналів синхронного обміну (рукоштовання). У таблиці завдань зроблено перелік таких типів каналів:

Канали вводу:

- **паралельний синхронний канал вводу(1)** – ввід паралельної 8-бітової інформації.
- **паралельний асинхронний канал вводу (2)** – ввід паралельної 8-бітової інформації з пристрою, який, крім інформаційної шини, потребує двох сигналів синхронізації обміну системи з пристроєм;
- **послідовний канал вводу із синхронною передачею даних (3)** також, крім 1-бітового інформаційного каналу потребує двох сигналів синхронізації даних;
- **послідовний канал вводу із асинхронною передачею даних (4).** Від попереднього відрізняється лише способом передачі інформації, також, крім 1-бітового інформаційного каналу потребує двох сигналів синхронізації даних;
- **аналоговий канал вводу (5)** – приймає з пристрою змінний аналоговий сигнал (максимальне значення 5 вольт) для перетворення системою у 8-бітову інформацію. Потребує два сигнали синхронізації даних;

Канали вводу/виводу:

- **послідовний дуплексний із асинхронною передачею (6)** одночасно передає та приймає по різних 1-бітовим інформаційним каналам послідовну інформацію. Кожен канал потребує двох сигналів синхронізації;
- **послідовний дуплексний із синхронною передачею (7)** – відрізняється від асинхронного тільки засобом організації інформації, яку передає. Також одночасно передає та приймає по різних 1-бітових інформаційних каналах послідовну інформацію. Кожен канал потребує двох сигналів синхронізації;
- **паралельний напівдуплексний асинхронний канал (8)** для вводу та виводу використовує один і той же 8-розрядний канал зв'язку (по черзі). Однак канал потребує двох сигналів синхронізації для вводу та двох, окремих сигналів, синхронізації для виводу.

Канали виводу :

- **паралельний асинхронний канал виводу (9)** - вивід паралельної 8-бітової інформації з мікропроцесорної системи (МПС), який, крім інформаційної шини, потребує двох сигналів синхронізації обміну системи з пристроєм;
- **паралельний синхронний канал виводу (10)** - вивід паралельної 8-бітової інформації з мікропроцесорної системи (МПС) у зовнішній пристрій вводу;
- **послідовний канал виводу із асинхронною передачею даних (11).** Має 1-бітовий інформаційний канал. Потребує двох сигналів синхронізації виводу даних;
- **послідовний канал виводу із синхронною передачею даних (12).** Від попереднього також відрізняється лише способом передачі інформації. Крім 1-бітового інформаційного каналу потребує двох сигналів синхронізації виводу даних;
- **аналоговий канал виводу (13)** – здійснює вивід аналогової інформації (мах. 5В). Система потребує пристрою перетворення 8-розрядної інформації в аналоговий сигнал на виході (пристрій ЦАП).

У стовпці 14 задається затримка часу в мілісекундах, яку повинна витримувати система після приходу вхідного сигналу (у другій задачі) до видачі номера сигналу на індикацію.

У стовпці 13 таблиці задається основна операція, яку виконує система над вхідними даними в основному завданні, формує поточний результат. У завданні можливі наступні операції над байтами:

- арифметичне додавання;
- порозрядне складання за модулем 2;
- порозрядна кон'юнкція;
- порозрядна диз'юнкція;
- операція виділення максимального значення;
- операція виділення мінімального значення.

У стовпці 15 таблиці задається кількість двійкових сигналів для другої задачі системи.

У стовпці 16 таблиці задається тип каналу виводу на індикацію у другій задачі. Можливі варіанти завдання:

- паралельний синхронний – вивід на семисегментний індикатор;
- аналоговий – вивід на стовпчиковий індикатор. Потребує ЦАП;
- паралельний асинхронний – вивід на семисегментний індикатор, але потребує сигналів синхронізації.

У стовпці 16 таблиці задається частота передачі та прийому для усіх послідовних каналів мікропроцесорної системи, яка проектується.

2. РОЗРОБКА СТРУКТУРНОЇ СХЕМИ МІКРОПРОЦЕСОРНОЇ СИСТЕМИ

2.1. Умовні графічні позначення та інтерфейсні зв'язки

2.1.1. Центральний процесорний елемент (ЦПЕ)

Структурна схема мікропроцесорної системи являє собою структурне зображення всіх пристроїв системи, необхідних для розв'язання поставлених завдань із зазначенням основних інформаційних зв'язків як між внутрішніми пристроями мікропроцесорної системи, так і пристроями об'єкта, який автоматизується.

Ядром мікропроцесорної системи є центральний процесорний елемент (ЦПЕ), який включає сам мікропроцесор, а також допоміжні схеми для формування трьох головних шин: шини адреси (ША), шини даних (ШД), та шини управління (ШУ), за допомогою яких мікропроцесор обмінюється інформацією із зовнішнім середовищем. Крім цих шин, ЦПЕ має також вхід запиту (INT) зовнішнього переривання. Під час розробки структурної схеми ще не вибрані конкретні технічні засоби, тому структурна схема передбачає необхідні пристрої в загальному вигляді. Наприклад, сам ЦПЕ зображується у вигляді блока з виходами трьох шин і входом запиту на переривання (рис.2.1):

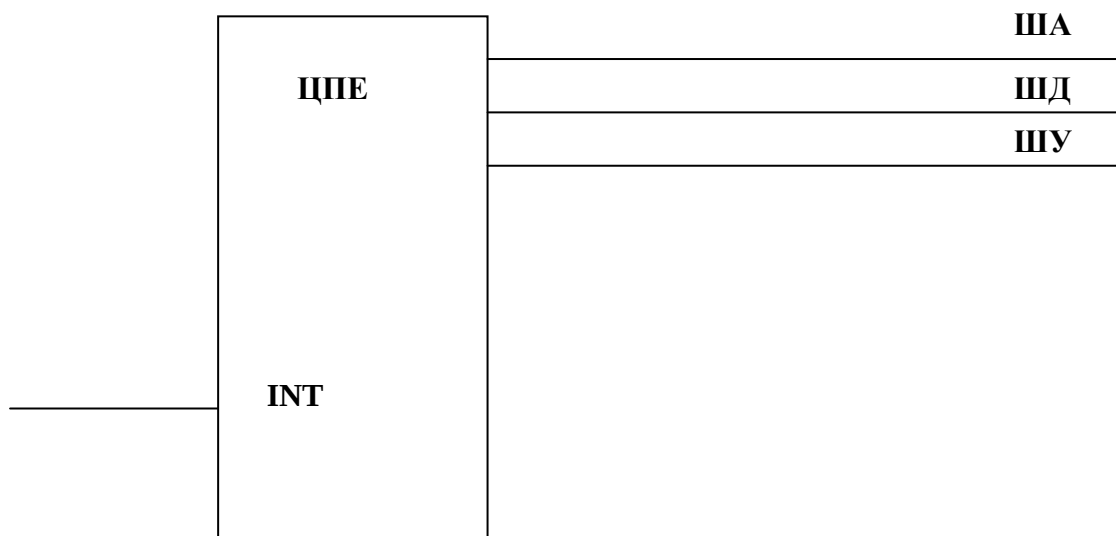


Рис. 2.1

Усі інші пристрої підключаються до ЦПЕ через три головних шини. Крім ЦПЕ, керуюча мікропроцесорна система повинна в обов'язковому порядку включати:

- запам'ятовуючий пристрій для зберігання програм управління системою. Оскільки ці програми не повинні бути стертими, то він має бути постійним запам'ятовуючим пристроєм (ПЗП). Необхідний обсяг пам'яті звичайно визначається після складання всіх програм, однак навіть у не складних системах об'єм пам'яті, з урахуванням можливого подальшого розвитку, вибирається не менш 1 Кб;
- для зберігання та обробки поточної інформації (обробки даних) система повинна мати оперативну пам'ять (ОЗП). Як правило, для систем середньої складності обсяг потрібної ОЗП не перевищує 128 - 256 байт.

Умовні графічні позначення зазначених пристроїв пам'яті мають адресні входи з шини адреси, управляючі входи з шини управління, двоспрямований зв'язок з оперативною пам'яттю та односпрямований (вихідний) зв'язок ПЗП з шиною даних (рис. 2.2)

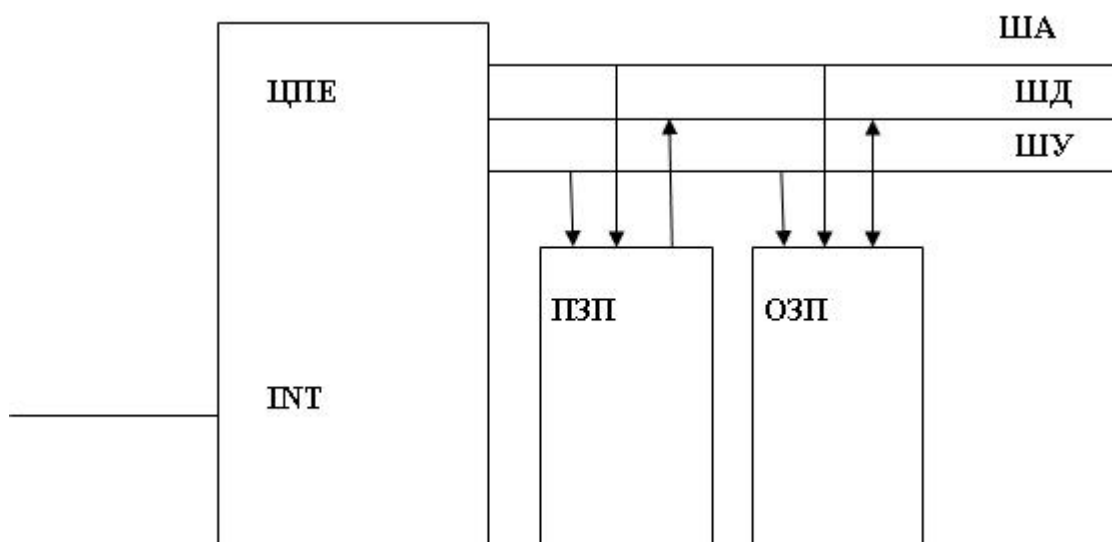


Рис. 2.2.

Склад інших пристроїв у структурній схемі залежить від конкретних заданих у проекті типів каналів вводу/виводу для першого та другого завдань, які виконує мікропроцесорна система. Для реалізації зв'язку ЦПЕ з пристроями автоматизації в структурі мікропроцесорної системи повинні бути передбачені спеціалізовані пристрої (так звані інтерфейсні пристрої), які реалізують протоколи обміну інформацією відповідно до типу кожного з каналів. Нижче наведено умовні графічні позначення (УГП) включення кожного з можливих видів інтерфейсних пристроїв залежно від типу каналів, а також необхідні лінії зв'язку з головними шинами ЦПЕ та пристроями об'єкта автоматизації.

2.1.2. Канали паралельного вводу/виводу

Розглянемо умовні графічні позначення та необхідні лінії зв'язку (інформаційні та управління) різного типу паралельних каналів вводу/виводу.

Введемо такі позначення:

ІРПР – інтерфейс радіальний паралельний (пристрій входить до складу мікропроцесорної системи);

ПВВ – пристрій введення /виведення (пристрій входить до складу об'єкта управління);

INTi – вихід запиту асинхронного пристрою на переривання в ЦПЕ.

На рис.2.3 наведено умовні графічні позначення паралельних синхронних каналів вводу/виводу (рис. 2.3.а –канал виводу, рис. 2.3.б – канал вводу)

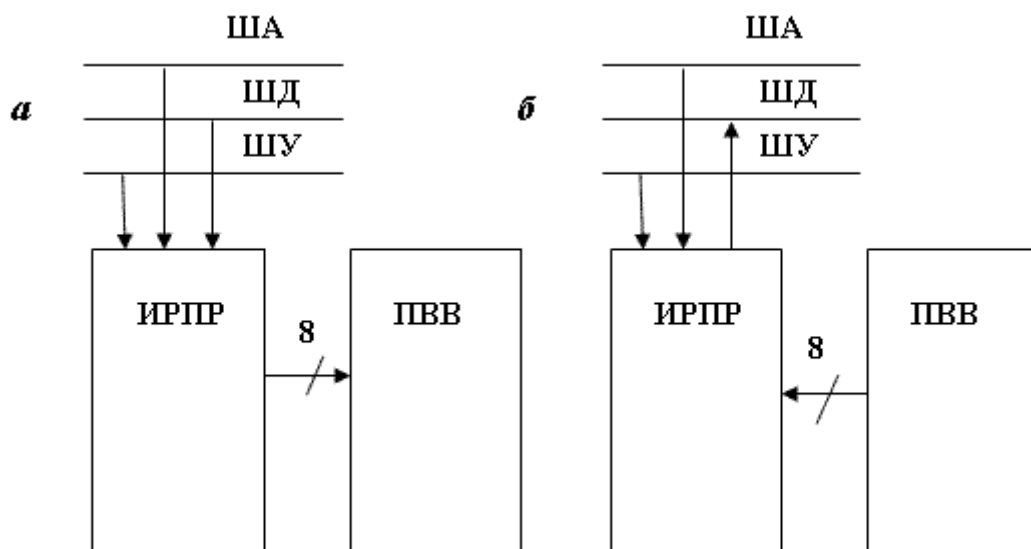


Рис. 2.3.

Для основних зв'язків, за якими передається інформація, введено позначення числа ліній (біт) в каналі зв'язку (8). Зв'язок із ЦПЕ здійснюється через головні системні шини адреси, даних та управління (ША, ШД, ШУ).

На рис.2.3 наведено умовні графічні позначення паралельних асинхронних каналів вводу/виводу (рис. 2.4.а –канал виводу, рис. 2.4.б – канал вводу).

Крім того, між асинхронними пристроями ІРПР і ПВВ вказані дві синхронізаційні лінії рукоятискання та сигнали запиту на переривання INTi.

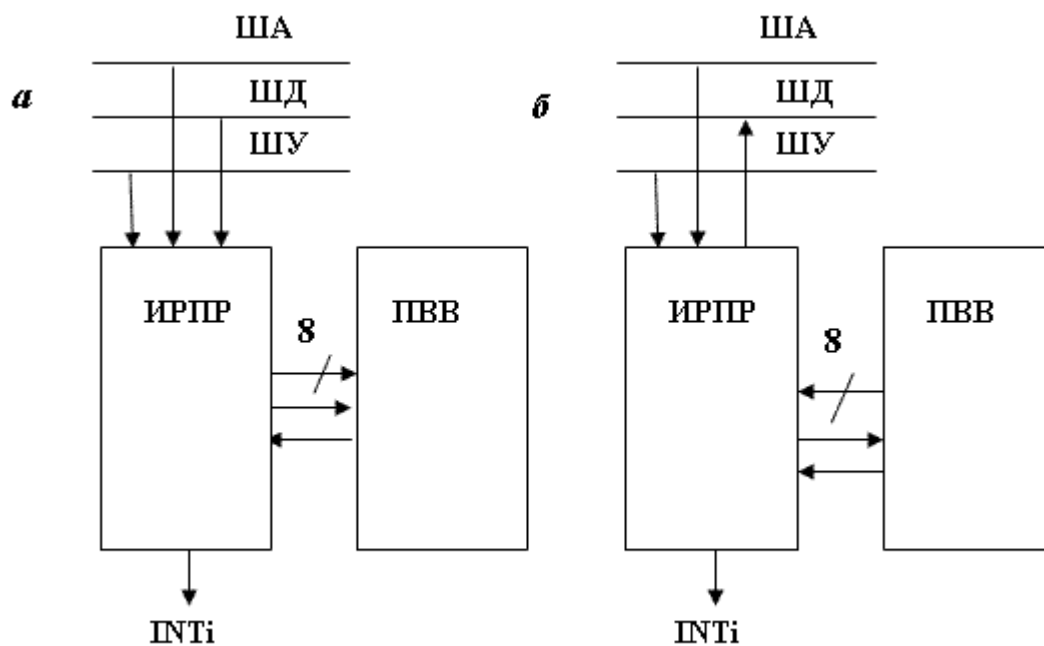


Рис. 2.4.

На рис. 2.5 наведено умовне графічне позначення паралельного асинхронного напівдуплексного каналу. Головна лінія зв'язку двонаправлена. Крім того, є два окремих зв'язки рукостискання – на прийом і на передачу інформації, та два окремих сигналів запиту переривань – теж окремо на прийом і на передачу інформації.

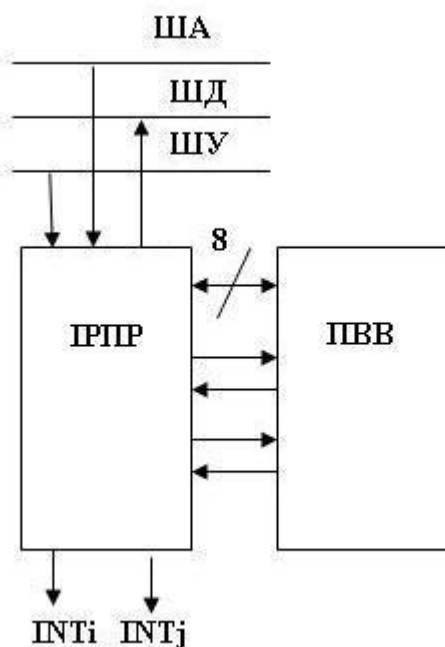


Рис. 2.5.

2.1.3. Канали послідовного вводу/виводу

На рисунках (2.6.а,2.6.б) наведено умовні графічні позначення різного типу каналів послідовного вводу /виводу.

Пристрій, якій безпосередньо здійснює послідовний ввід /вивід позначено як ІРПС (інтерфейс радіальний послідовний)

Інші позначення такі самі, як і для рис. 2.3.-2.5. Позначення для послідовних каналів з асинхронною і синхронною передачею однакові. Тобто на рисунку 2.6.б. показано позначення для каналів, наведених у табл.1 завдань в стовпцях 3,4 дод. А (послідовні канали вводу із синхронним чи асинхронним принципами передачі), а на рис. 2.6.а. послідовні канали виводу (теж із синхронним та асинхронним принципами передачі), що задані в стовпцях 11,12 табл.1 у дод. А.

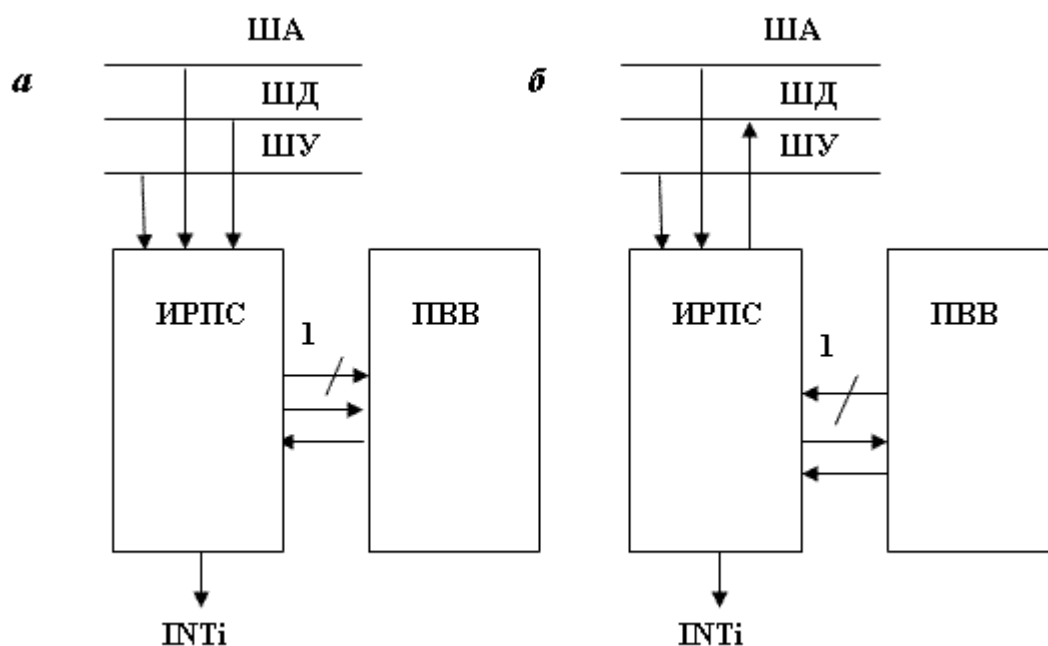


Рис. 2.6

На рис. 2.7 наведене умовне графічне позначення підключення послідовних дуплексних каналів з асинхронною та синхронною передачею (канали, що задаються в стовпцях 6,7 табл.1 завдань у дод. А). Інтерфейс має окремі лінії інформаційного зв'язку від приймача та передавача (лінії позначені цифрою 1).

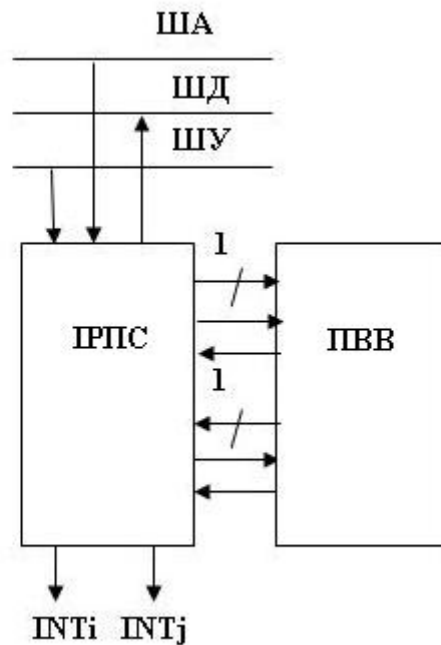


Рис. 2.7.

2.1.4. Канали аналогового вводу та виводу

Умовне графічне позначення підключення каналу аналогового вводу наведено на рис. 2.8. Для вводу аналогового сигналу в ЦПЕ мікропроцесорна система повинна мати два пристрої – аналогово-цифровий перетворювач (АЦП) і асинхронний паралельний інтерфейс (ІРПР) для прийому цифрової інформації з АЦП та передачі у ЦПЕ. Крім того, у зв'язку з тим, що АЦП потребує для перетворення певного часу, необхідні два сигнали синхронізації дій (рукостискання) між ІРПР та пристроєм АЦП.

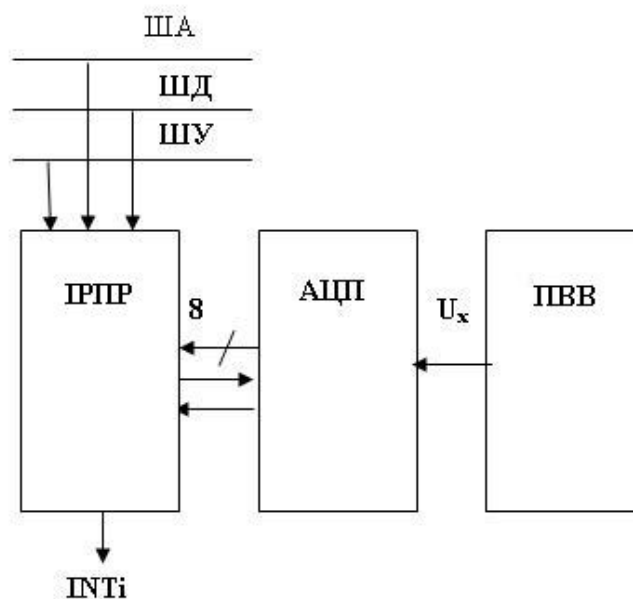


Рис. 2.8.

У випадку, коли в завданні передбачено ввід декількох аналогових сигналів, у структурі системи необхідно передбачити, крім АЦП, ще комутатор аналогових сигналів – мультиплексор (MX). УГП інтерфейсу вводу декількох аналогових сигналів ($U_1, \dots, U_n$) наведено на рис. 2.9.

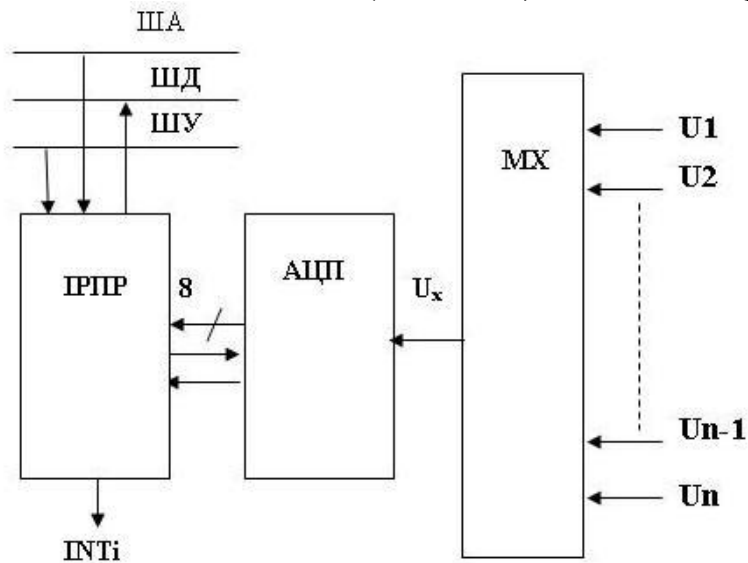


Рис. 2.9.

Мультиплексори призначені для послідовного перемикання заданої кількості аналогових сигналів на один відповідний вихід.

Для виводу аналогової інформації мікропроцесорна система повинна мати також два пристрої – синхронний паралельний інтерфейс (ІРПР) (для фіксації цифрової інформації) та цифроаналоговий перетворювач (ЦАП). На відміну від аналогоцифрового перетворення цифроаналогове не потребує для перетворення додаткових витрат часу, тому сам перетворювач ЦАП є синхронним пристроєм, для якого не потрібні додаткові синхронізуючі лінії зв'язку з ІРПР. УГП інтерфейсу виводу аналогових сигналів наведено на рис. 2.10.

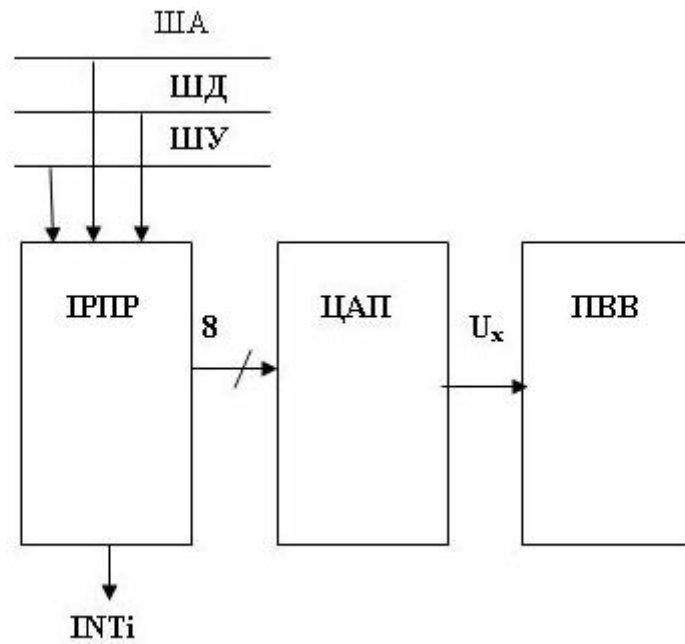


Рис. 2.10.

2.15. Структура підключення додаткових пристроїв

Якщо в конкретному завданні на проект є послідовні канали вводу/виводу, то в системі необхідно передбачити пристрій, який генерує частоту прийому/передачі. Умовне графічне позначення пристрою (генератора) зображено на рис. 2.11. Необхідна кількість таких пристроїв в структурі системи залежить від кількості частот прийому/передачі, які потрібні для функціонування системи.

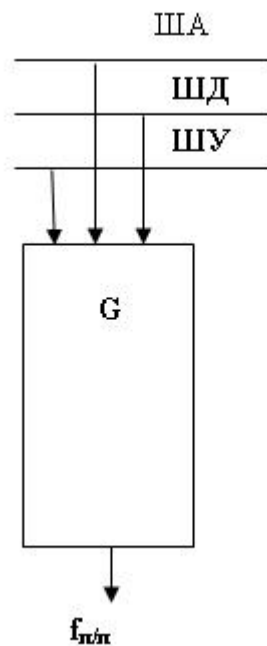


Рис. 2.11.

Крім того, якщо в умовах функціонування системи, яка проектується, є необхідність у будь-яких часових затримках (у курсовому проекті така затримка необхідна в другій задачі), то в системі необхідно передбачити пристрій часової затримки (таймер). Умовне графічне позначення таймера показано на рис. 2.12.

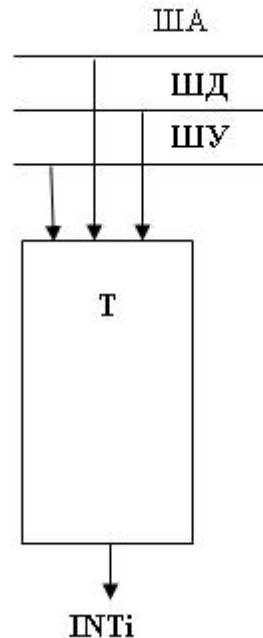


Рис. 2.12..

У ході розробки структурної схеми відповідно до конкретного завдання з'являється велика кількість необхідних запитів переривань від різних пристроїв системи (у тому числі від датчиків, як у другій задачі завдання на курсовий проект). Центральний процесорний елемент має в загальному випадку тільки один вхід запиту на переривання. Тому в мікропроцесорній системі необхідно передбачити допоміжний спеціалізований пристрій прийому і обробки переривань, так званий контролер переривань (КП). УГП підключення контролера переривань зображено на рис. 2.13. де, як приклад, показано, що контролер переривань має входи запитів від пристроїв ($INT_1, \dots, INT_n$) і двійкових датчиків ($D_1, \dots, D_k$), а також вихід запиту переривання в ЦПЕ (INT). Зв'язок з шиною даних ($ШД$) у КП повинен бути двонаправлений, як це показано на Рис. 2.13.

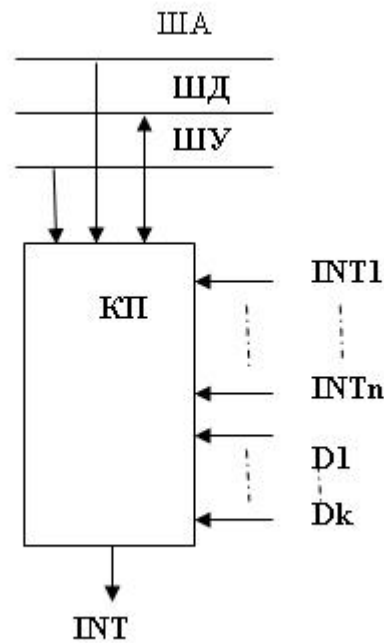


Рис. 2.13.

2.2. Вибір технічних засобів реалізації структурної схеми

Вибір технічних засобів для реалізації мікропроцесорної системи тісно пов'язаний із заздалегідь розробленою структурною схемою та фактично є її реалізацією. Однак, вибираючи технічні засоби, треба враховувати деякі особливості сигналів з об'єкта автоматизації. Для їхньої обробки можуть знадобитися додаткові перетворювачі та узгоджувальні пристрої, що необхідно враховувати при розробці структурної схеми мікропроцесорної системи.

Завдання контролю процесів та управління об'єктами в реальному часі не можуть бути вирішені без обробки великої кількості цифрових і аналогових даних, які змінюються одночасно. Цифрові сигнали — це однобітові (однорозрядні) цифрові сигнали, що відображають такі параметри процесу або об'єкта, які можна охарактеризувати тільки двома різними станами. Наприклад, увімкнено/вимкнено, відкрита/закрита. Цифровий сигнал представлений постійною напругою високого рівня (логічна одиниця) і низького рівня (логічний нуль). Відстань між рівнями вибирається виходячи з умови, щоб їх можна було відрізнити з дуже високою надійністю.

Аналогові дані можуть мати різну фізичну природу й відображати зміну температури, тиску, геометричних розмірів, місця розташування, кута повороту об'єкта тощо. У цьому випадку для перетворення даних в електричні величини використовуються спеціальні пристрої — первинні вимірювальні перетворювачі (датчики). Зміна напруги на виході датчика пропорційна зміні фізичного параметра на його вході.

Завданнями пристроїв збору й обробки є періодичне опитування за заданий час усіх джерел цифрової і аналогової інформації, вироблення

службової інформації для поділу інформаційних кадрів (розв'язання задачі синхронізації), передача всієї інформації по каналу зв'язку. При передачі по каналу зв'язку на сигнал впливають перешкоди, питома вага яких при малих абсолютних значеннях сигналу може бути досить великою. Істотно менше впливають перешкоди на цифрові сигнали, оскільки відстань між рівнями логічного нуля й одиниці вибирається значно більшою, ніж величина перешкоди. У зв'язку з цим аналоговий сигнал перед передачею по каналу зв'язку перетворюється в цифровий (двійковий код), значення якого в двійковій позиційній системі числення однозначно відповідає рівню аналогової напруги.

Точність аналогоцифрового перетворення залежить від кількості розрядів коду. Так наприклад, за наявності у двійковому коді п'яти розрядів аналоговий сигнал можна представити одним з 32 (2^5) рівнів, рівномірно розташованих по всьому діапазону зміни сигналу (двійкові коди рівнів змінюються від 00000 до 11111). Максимальна помилка перетворення виникає при потраплянні аналогового сигналу точно між двома сусідніми рівнями та становить $1/64$ всього діапазону зміни аналогового сигналу ($1/2$ відстані між сусідніми рівнями).

2.3. Вибір технічних засобів реалізації ЦПЕ

У загальному випадку як ЦПЕ може бути використаний будь-який з мікропроцесорів, однак універсальні мікропроцесори, які використовуються для побудови різного роду персональних комп'ютерів і мікро-ЕОМ, застосовувати для реалізації більшості керуючих систем не вигідно. Насамперед універсальні мікропроцесори мають зовнішню по відношенню до мікропроцесора пам'ять. По-друге, вони не містять таких корисних приладів, як послідовні інтерфейси, таймери та ін. Тому для реалізації ЦПЕ частіше використовуються однокристальні мікро-ЕОМ, які ще називають мікроконтролерами (МК). Однокристальний мікроконтролер – пристрій, виконаний конструктивно у вигляді великої (надвеликої) інтегральної мікросхеми (ВІС) в одному корпусі й містить усі основні складові мікропроцесора. Такими мікроконтролерами є МК компаній Intel – MCS-51, MicroChip – PIC12,14,16,PIC17C4x, PIC17C75x,, Atmel – AVR, Motorola – MC33035, MC33039, та багато інших.

МК мають такі особливості:

- система команд орієнтована на виконання завдань управління й регулювання;
- алгоритми, з якими оперують МК, можуть мати багато розгалужень залежно від зовнішніх сигналів;
- дані, з якими оперують МК, не повинні мати велику розрядність;
- схемна реалізація систем управління на базі МК є нескладною і має невелику вартість.

МК є зручним інструментом для створення сучасних пристроїв управління різноманітним обладнанням, наприклад автомобільною електронікою, побутовою технікою, мобільними телефонами.

Зараз випускається багато типів МК. Їх можна умовно розділити на три основні типи:

- 8-розрядні МК для вбудованих додатків;
- 16 і 32-розрядні МК;
- цифрові сигнальні процесори (DSP).

Сигнальні процесори належать до класу спеціалізованих МП. Вони призначені для цифрової обробки сигналів у реальному масштабі часу, прикладами якої є:

- фільтрації сигналів;
- обчислення згортки двох сигналів;
- обчислення значень кореляційної функції двох сигналів;
- обмеження і перетворення аналогових сигналів;
- виконання прямого і зворотного перетворення Фур'є.

Найкращими сигнальними процесорами є процесори провідних фірм Texas Instruments, Analog Devices, Motorola.

Задачі цифрової обробки розв'язуються в апаратурі зв'язку й передачі даних, засобах гідро- і радіолокації, медичному обладнанні і робототехніці, управлінні двигунами, автомобільній електроніці, телебаченні, вимірювальній техніці та ін.

Особливістю задач цифрової обробки сигналів є потоковий характер обробки великих об'ємів даних у реальному часі. Робота в реальному часі потребує підвищеної швидкодії МП, а обробка великих масивів даних – апаратних засобів інтенсивного обміну із зовнішніми пристроями.

Висока швидкодія досягається завдяки:

- застосуванню модифікованої RISC- архітектури;
- проблемно орієнтованій системі команд;
- методам скорочення тривалості командного циклу, таким як конвеєризація команд;
- розміщенню операндів більшості команд у регістрах;
- використанню тіньових регістрів для збереження стану обчислень при переключенні задач;
- наявністю апаратного множника, який дозволяє виконувати множення двох чисел за один такт;
- апаратній підтримці програмних циклів.

Сигнальні процесори різних компаній-виробників утворюють два класи процесорів:

- більш прості і дешеві МП обробки даних у форматі з фіксованою комою;

- більш дорогі МП, які апаратно підтримують операції над даними у форматі з плаваючою комою.

Найбільш поширеним представником МК є 8-розрядні прилади, які широко використовуються в промисловості, побутовій і комп'ютерній техніці. Зростанню популярності 8-розрядних МК сприяє постійне розширення номенклатури виробів, що випускаються такими відомими фірмами, як Motorola, Microchip, Intel, Zilog, Atmel і багатьма іншими. Сучасні 8-розрядні МК мають, як правило, ряд відзнак. Назвемо основні з них:

- модульна організація, при якій на базі одного процесорного ядра (центрального процесора) створюється ряд (лінійка) МК, що розрізняються за обсягом і типом пам'яті програм, об'ємом пам'яті даних, набором периферійних модулів, частотою синхронізації;
- використання закритої архітектури МК, яка характеризується відсутністю ліній магістралей адреси та даних на виводах корпусу МК, але в багатьох мікроконтролерах передбачена можливість побудови таких магістралей для розширення об'єму пам'яті за рахунок використання паралельних портів;
- використання типових функціональних периферійних модулів (таймери, процесори подій, контролери послідовних інтерфейсів, аналогоцифрові перетворювачі та ін.), які мають незначні відмінності в алгоритмі роботи МК різних виробників;
- розширення кількості режимів роботи периферійних модулів, які задаються в процесі ініціалізації регістрів спеціальних функцій МК;
- при модульному принципі побудови всі МК одного базового модульного ряду містять процесорне ядро, однакове для всіх МК даного ряду, та змінюваний функціональний блок, який відрізняє МК різних моделей.
- змінний функціональний блок включає в себе модулі пам'яті різного типу та обсягу, порти вводу/виводу, модулі тактових генераторів (Р), таймери. У відносно простих МК модуль обробки переривань входить до складу процесорного ядра. У більш складних МК він являє собою окремий модуль з поліпшеними можливостями. До складу змінного функціонального блока можуть входити й такі додаткові модулі, як компаратори напруги, аналогоцифрові перетворювачі (АЦП) та інші. Кожен МК має особливості, але більшість мікроконтролерів включають модулі таймерів (як мінімум один), модулі послідовних прийомопередавачів, паралельних синхронних портів для зв'язку з зовнішніми пристроями.

Для вибору мікроконтролера для реалізації центрального процесорного елемента розглянемо архітектурні особливості мікроконтролерів провідних фірм, які мають найбільшу популярність у світі, особливо в країнах СНД та Європі.

Насамперед, це мікроконтролери базового ряду MCS-51, які виробляє у різних варіантах велика кількість світових фірм. Цей мікроконтролер де-факто став міжнародним стандартом. Це одна з найбільш вдалих архітектурних розробок, яка залишається в застосуванні довгі роки. Маючи дуже зручний набір команд і вбудованих у ВІС засобів, цей МК побудований за CISC технологією. CISC-контролери характеризуються досить розвиненою системою команд. Наприклад, мікроконтролери MCS-51 мають 111 дуже зручних команд. Але аналіз програм показує, що всього лише 20 % команд застосовуються у 80 % випадків. Виконаний на кристалі дешифратор команд використовується не повною мірою, хоча займає більше 70 % площі кристала. Тому в розробників ОМК виникла думка скоротити кількість команд, дати їм єдиний формат, і зменшити площу кристала, тобто використовувати RISC-архітектуру (Reduced Instruction Set Computing).

Особливістю контролерів, виконаних за RISC-архітектурою, є те, що всі команди виконуються за один-чотири такти, тоді як в CISC-контролерах — за один-три машинних цикли, кожен з яких складається з декількох тактів (наприклад, для MCS-51 — з 12 тактів). Тому RISC-контролери мають значно більшу швидкодію. Але повніша система команд CISC-контролерів у більшості випадків приводить до економії часу виконання окремих фрагментів програми й до значної економії пам'яті програм. Крім того, багато провідних фірм, що виробляють MCS-51, внесли архітектурні зміни та зменшили кількість тактів у машиному циклі у 2-3 рази, що дало можливість мати показники швидкодії, як у RISC-контролерів.

Найбільш популярними з RISC-мікроконтролерів є мікроконтролери AVR фірми "Atmel", PIC-контролери фірми "Microchip" та сигнальні мікропроцесори (DSP) фірми "Texas Instruments", яка виробляє велику кількість DSP з фіксованою та плаваючою комою.

З метою більш досконалого вибору мікроконтролера для реалізації центрального процесорного елемента розглянемо архітектурні особливості кожного з вищеназваних популярних мікроконтролерів.

2.3.1. Мікроконтролери сімейства MCS-51

Родоначальником цього базового ряду була фірма "Intel". Насамперед ці мікроконтролери мають Гарвардську архітектуру. Тобто, пам'ять програм та пам'ять даних роз'єднані та мають різну технологію. Пам'ять програм, як правило, являє собою постійний запам'ятовуючий пристрій (ПЗП чи РпЗП).

Процесор, який має вісім розрядів, дозволяє використовувати 64 Кб зовнішнього ОЗУ і 64 Кб пам'яті програм. Командний цикл складає 12 періодів кварцового генератора. Відмітна особливість ядра MCS-51 — розвинена система команд для роботи з бітами: установка/скидання, пересилання, логічні операції, умовні переходи за станом біта, незалежно від того, чи виконуються ці команди з комірками пам'яті або з цифровими сигналами на зовнішніх виходах мікросхеми.